

PATENT COOPERATION TREATY

PCT

NOTIFICATION OF THE RECORDING OF A CHANGE

(PCT Rule 92bis.1 and
Administrative Instructions, Section 422)

From the INTERNATIONAL BUREAU

To:

SIEMENS AG
Postfach 22 16 34
D-80506 München
ALLEMAGNE

Date of mailing (day/month/year) 04 April 2000 (04.04.00)	
Applicant's or agent's file reference GR 98P2458P	IMPORTANT NOTIFICATION
International application No. PCT/DE99/02778	International filing date (day/month/year) 02 September 1999 (02.09.99)

1. The following indications appeared on record concerning:

☒ the applicant
 ☐ the inventor
 ☐ the agent
 ☐ the common representative

Name and Address

SIEMENS AKTIENGESELLSCHAFT
Wittelsbacherplatz 2
D-80333 München
Germany

State of Nationality

DE

State of Residence

DE

Telephone No.

Facsimile No.

Teleprinter No.

2. The International Bureau hereby notifies the applicant that the following change has been recorded concerning:

☒ the person
 ☒ the name
 ☒ the address
 ☐ the nationality
 ☐ the residence

Name and Address

INFINEON TECHNOLOGIES AG
St.-Martin-Strasse 53
D-81541 München
Germany

State of Nationality

DE

State of Residence

DE

Telephone No.

Facsimile No.

Teleprinter No.

3. Further observations, if necessary:

The new applicant should be recorded as applicant for all designated States, except the US. All further correspondence should be sent to the address indicated in the addressee box above.

4. A copy of this notification has been sent to:

<input checked="" type="checkbox"/> the receiving Office	<input checked="" type="checkbox"/> the designated Offices concerned
<input type="checkbox"/> the International Searching Authority	<input type="checkbox"/> the elected Offices concerned
<input type="checkbox"/> the International Preliminary Examining Authority	<input type="checkbox"/> other:

The International Bureau of WIPO 34, chemin des Colombettes 1211 Geneva 20, Switzerland Facsimile No.: (41-22) 740.14.35	Authorized officer <p style="text-align: center;">Yolaine CUSSAC</p> Telephone No.: (41-22) 338.83.38
---	--

VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT
AUF DEM GEBIET DES PATENTWESENS

09/530549

Absender: INTERNATIONALE RECHERCHENBEHÖRDE

PCT

An SIEMENS AKTIENGESELLSCHAFT Postfach 22 16 34 D-80506 München GERMANY	WI Moh P/R 01.12.2000 BR 11.12.2000
---	--

MITTEILUNG ÜBER DIE ÜBERMITTLUNG DES
INTERNATIONALEN RECHERCHENBERICHTS
ODER DER ERKLÄRUNG

(Regel 44.1 PCT)

Aktezeichen des Anmelders oder Anwalts GR 98P2458P	Abeenddatum (Tag/Monat/Jahr) 28/02/2000
Internationales Aktezeichen PCT/DE 99/02778	WEITERES VORGEHEN siehe Punkte 1 und 4 unten
Internationales Anmeldedatum (Tag/Monat/Jahr) 02/09/1999	
Anmelder SIEMENS AKTIENGESELLSCHAFT et al.	

1. ☒ Dem Anmelder wird mitgeteilt, daß der Internationale Recherchenbericht erstellt wurde und ihm hiermit übermittelt wird.
Einreichung von Änderungen und einer Erklärung nach Artikel 19:
Der Anmelder kann auf eigenen Wunsch die Ansprüche der internationalen Anmeldung ändern (siehe Regel 46):
Bis wann sind Änderungen einzureichen?
Die Frist zur Einreichung solcher Änderungen beträgt üblicherweise zwei Monate ab der Übermittlung des internationalen Recherchenberichts; weitere Einzelheiten sind den Anmerkungen auf dem Beiblatt zu entnehmen.
Wo sind Änderungen einzureichen?
Unmittelbar beim Internationalen Büro der WIPO, 34, CHEMIN des Colombettes, CH-1211 Genf 20,
Telefaxnr.: (41-22) 740.14.35
Nähere Hinweise sind den Anmerkungen auf dem Beiblatt zu entnehmen.
2. ☐ Dem Anmelder wird mitgeteilt, daß kein internationaler Recherchenbericht erstellt wird und daß ihm hiermit die Erklärung nach Artikel 17(2)a) übermittelt wird.
3. ☐ Hinsichtlich des Widerspruchs gegen die Entrichtung einer zusätzlichen Gebühr (zusätzlicher Gebühren) nach Regel 40.2 wird dem Anmelder mitgeteilt, daß
☐ der Widerspruch und die Entscheidung hierüber zusammen mit seinem Antrag auf Übermittlung des Wortlauts sowohl des Widerspruchs als auch der Entscheidung hierüber an die Bestimmungsämter dem Internationalen Büro übermittelt worden sind.
☐ noch keine Entscheidung über den Widerspruch vorliegt; der Anmelder wird benachrichtigt, sobald eine Entscheidung getroffen wurde.
4. Weiteres Vorgehen: Der Anmelder wird auf folgendes aufmerksam gemacht:
Kurz nach Ablauf von 18 Monaten seit dem Prioritätsdatum wird die internationale Anmeldung vom Internationalen Büro veröffentlicht. Will der Anmelder die Veröffentlichung verhindern oder auf einen späteren Zeitpunkt verschieben, so muß gemäß Regel 90^{bis} bzw. 90^{ter} 3 vor Abschluß der technischen Vorbereitungen für die internationale Veröffentlichung eine Erklärung über die Zurücknahme der internationalen Anmeldung oder des Prioritätsanspruchs beim Internationalen Büro eingehen.
Innerhalb von 18 Monaten seit dem Prioritätsdatum ist ein Antrag auf internationale vorläufige Prüfung einzureichen, wenn der Anmelder den Eintritt in die nationale Phase bis zu 30 Monaten seit dem Prioritätsdatum (in manchen Ämtern sogar noch länger) verschieben möchte.
Innerhalb von 20 Monaten seit dem Prioritätsdatum muß der Anmelder die für den Eintritt in die nationale Phase vorgeschriebenen Handlungen vor allen Bestimmungsämtern vornehmen, die nicht innerhalb von 19 Monaten seit dem Prioritätsdatum in der Anmeldung oder einer nachträglichen Auswahlklärung ausgewählt wurden oder nicht ausgewählt werden konnten, da für sie Kapitel II des Vertrages nicht verbindlich ist.

Name und Postanschrift der Internationalen Recherchenbehörde
 Europäisches Patentamt, P.B. 5818 Patentlaan 2
NL-2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,
Fax (+31-70) 340-3016

Bevollmächtigter Bediensteter
Ahmed Soliman

ANMERKUNGEN ZU FORMBLATT PCT/ISA/220

Diese Anmerkungen sollen grundlegende Hinweise zur Einreichung von Änderungen gemäß Artikel 19 geben. Diesen Anmerkungen liegen die Erfordernisse des Vertrags über die internationale Zusammenarbeit auf dem Gebiet des Patentwesens (PCT), der Ausführungsordnung und der Verwaltungsrichtlinien zu diesem Vertrag zugrunde. Bei Abweichungen zwischen diesen Anmerkungen und obengenannten Texten sind letztere maßgebend. Nähere Einzelheiten sind dem PCT-Leitfaden für Anmelder, einer Veröffentlichung der WIPO, zu entnehmen.

Die in diesen Anmerkungen verwendeten Begriffe "Artikel", "Regel" und "Abschnitt" beziehen sich jeweils auf die Bestimmungen des PCT-Vertrags, der PCT-Ausführungsordnung bzw. der PCT-Verwaltungsrichtlinien.

HINWEISE ZU ÄNDERUNGEN GEMÄSS ARTIKEL 19

Nach Erhalt des internationalen Recherchenberichts hat der Anmelder die Möglichkeit, einmal die Ansprüche der internationalen Anmeldung zu ändern. Es ist jedoch zu betonen, daß, da alle Teile der internationalen Anmeldung (Ansprüche, Beschreibung und Zeichnungen) während des internationalen vorläufigen Prüfungsverfahrens geändert werden können, normalerweise keine Notwendigkeit besteht, Änderungen der Ansprüche nach Artikel 19 einzureichen, außer wenn der Anmelder z.B. zum Zwecke eines vorläufigen Schutzes die Veröffentlichung dieser Ansprüche wünscht oder ein anderer Grund für eine Änderung der Ansprüche vor ihrer internationalen Veröffentlichung vorliegt. Weiterhin ist zu beachten, daß ein vorläufiger Schutz nur in einigen Staaten erhältlich ist.

Welche Teile der internationalen Anmeldung können geändert werden?

Im Rahmen von Artikel 19 können nur die Ansprüche geändert werden.

In der internationalen Phase können die Ansprüche auch nach Artikel 34 vor der mit der internationalen vorläufigen Prüfung beauftragten Behörde geändert (oder nochmals geändert) werden. Die Beschreibung und die Zeichnungen können nur nach Artikel 34 vor der mit der internationalen vorläufigen Prüfung beauftragten Behörde geändert werden.

Beim Eintritt in die nationale Phase können alle Teile der internationalen Anmeldung nach Artikel 28 oder gegebenenfalls Artikel 41 geändert werden.

Bis wann sind Änderungen einzureichen?

Innerhalb von zwei Monaten ab der Übermittlung des internationalen Recherchenberichts oder innerhalb von sechzehn Monaten ab dem Prioritätsdatum, je nachdem, welche Frist später abläuft. Die Änderungen gelten jedoch als rechtzeitig eingereicht, wenn sie dem Internationalen Büro nach Ablauf der maßgebenden Frist, aber noch vor Abschluß der technischen Vorbereitungen für die internationale Veröffentlichung (Regel 46.1) zugehen.

Wo sind die Änderungen nicht einzureichen?

Die Änderungen können nur beim Internationalen Büro, nicht aber beim Anmeldeamt oder der internationalen Recherchenbehörde eingereicht werden (Regel 46.2).

Falls ein Antrag auf internationale vorläufige Prüfung eingereicht wurde/wird, siehe unten.

In welcher Form können Änderungen erfolgen?

Eine Änderung kann erfolgen durch Streichung eines oder mehrerer ganzer Ansprüche, durch Hinzufügung eines oder mehrerer neuer Ansprüche oder durch Änderung des Wortlauts eines oder mehrerer Ansprüche in der eingereichten Fassung.

Für jedes Anspruchsblatt, das sich aufgrund einer oder mehrerer Änderungen von dem ursprünglich eingereichten Blatt unterscheidet, ist ein Ersatzblatt einzureichen.

Alle Ansprüche, die auf einem Ersatzblatt erscheinen, sind mit arabischen Ziffern zu numerieren. Wird ein Anspruch gestrichen, so brauchen die anderen Ansprüche nicht neu numeriert zu werden. Im Fall einer Neunummerierung sind die Ansprüche fortlaufend zu numerieren (Verwaltungsrichtlinien, Abschnitt 205 b)).

Die Änderungen sind in der Sprache abzufassen, in der die internationale Anmeldung veröffentlicht wird.

Welche Unterlagen sind den Änderungen beizufügen?

Begleitschreiben (Abschnitt 205 b)):

Die Änderungen sind mit einem Begleitschreiben einzureichen.

Das Begleitschreiben wird nicht zusammen mit der internationalen Anmeldung und den geänderten Ansprüchen veröffentlicht. Es ist nicht zu verwechseln mit der "Erklärung nach Artikel 19(1)" (siehe unten, "Erklärung nach Artikel 19 (1)").

Das Begleitschreiben ist nach Wahl des Anmelders in englischer oder französischer Sprache abzufassen. Bei englischsprachigen internationalen Anmeldungen ist das Begleitschreiben aber ebenfalls in englischer, bei französischsprachigen internationalen Anmeldungen in französischer Sprache abzufassen.

ANMERKUNGEN ZU FORMBLATT PCT/ISA/220 (F rsetzung)

Im Begleitschreiben sind die Unterschiede zwischen den Ansprüchen in der eingereichten Fassung und den geänderten Ansprüchen anzugeben. So ist insbesondere zu jedem Anspruch in der internationalen Anmeldung anzugeben (gleichlautende Angaben zu verschiedenen Ansprüchen können zusammengefaßt werden), ob

- i) der Anspruch unverändert ist;
- ii) der Anspruch gestrichen worden ist;
- iii) der Anspruch neu ist;
- iv) der Anspruch einen oder mehrere Ansprüche in der eingereichten Fassung ersetzt;
- v) der Anspruch auf die Teilung eines Anspruchs in der eingereichten Fassung zurückzuführen ist.

Im folgenden sind Beispiele angegeben, wie Änderungen im Begleitschreiben zu erläutern sind:

1. [Wenn anstelle von ursprünglich 48 Ansprüchen nach der Änderung einiger Ansprüche 51 Ansprüche existieren]:
"Die Ansprüche 1 bis 29, 31, 32, 34, 35, 37 bis 48 werden durch geänderte Ansprüche gleicher Numerierung ersetzt; Ansprüche 30, 33 und 36 unverändert; neue Ansprüche 49 bis 51 hinzugefügt."
2. [Wenn anstelle von ursprünglich 15 Ansprüchen nach der Änderung aller Ansprüche 11 Ansprüche existieren]:
"Geänderte Ansprüche 1 bis 11 treten an die Stelle der Ansprüche 1 bis 15."
3. [Wenn ursprünglich 14 Ansprüche existierten und die Änderungen darin bestehen, daß einige Ansprüche gestrichen werden und neue Ansprüche hinzugefügt werden]:
"Ansprüche 1 bis 6 und 14 unverändert; Ansprüche 7 bis 13 gestrichen; neue Ansprüche 15, 16 und 17 hinzugefügt. "Oder" Ansprüche 7 bis 13 gestrichen; neue Ansprüche 15, 16 und 17 hinzugefügt; alle übrigen Ansprüche unverändert."
4. [Wenn verschiedene Arten von Änderungen durchgeführt werden]:
"Ansprüche 1-10 unverändert; Ansprüche 11 bis 13, 18 und 19 gestrichen; Ansprüche 14, 15 und 16 durch geänderten Anspruch 14 ersetzt; Anspruch 17 in geänderte Ansprüche 15, 16 und 17 unterteilt; neue Ansprüche 20 und 21 hinzugefügt."

"Erklärung nach Artikel 19(1)" (Regel 46.4)

Den Änderungen kann eine Erklärung beigefügt werden, mit der die Änderungen erläutert und ihre Auswirkungen auf die Beschreibung und die Zeichnungen dargelegt werden (die nicht nach Artikel 19 (1) geändert werden können).

Die Erklärung wird zusammen mit der internationalen Anmeldung und den geänderten Ansprüchen veröffentlicht.

Sie ist in der Sprache abzufassen, in der die internationale Anmeldung veröffentlicht wird.

Sie muß kurz gehalten sein und darf, wenn in englischer Sprache abgefaßt oder ins Englische übersetzt, nicht mehr als 500 Wörter umfassen

Die Erklärung ist nicht zu verwechseln mit dem Begleitschreiben, das auf die Unterschiede zwischen den Ansprüchen in der eingereichten Fassung und den geänderten Ansprüchen hinweist, und ersetzt letzteres nicht. Sie ist auf einem gesonderten Blatt einzureichen und in der Überschrift als solche zu kennzeichnen, vorzugsweise mit den Worten "Erklärung nach Artikel 19 (1)".

Die Erklärung darf keine herabsetzenden Äußerungen über den internationalen Recherchenbericht oder die Bedeutung von in dem Bericht angeführten Veröffentlichungen enthalten. Sie darf auf im internationalen Recherchenbericht angeführte Veröffentlichungen, die sich auf einen bestimmten Anspruch beziehen, nur im Zusammenhang mit einer Änderung dieses Anspruchs Bezug nehmen.

Auswirkungen eines bereits gestellten Antrags auf internationale vorläufige Prüfung

Ist zum Zeitpunkt der Einreichung von Änderungen nach Artikel 19 bereits ein Antrag auf internationale vorläufige Prüfung gestellt worden, so sollte der Anmelder in seinem Interesse gleichzeitig mit der Einreichung der Änderungen beim Internationalen Büro auch eine Kopie der Änderungen bei der mit der internationalen vorläufigen Prüfung beauftragten Behörde einreichen (siehe Regel 62.2 a), erster Satz).

Auswirkungen von Änderungen hinsichtlich der Übersetzung der internationalen Anmeldung beim Eintritt in die nationale Phase

Der Anmelder wird darauf hingewiesen, daß bei Eintritt in die nationale Phase möglicherweise anstatt oder zusätzlich zu der Übersetzung der Ansprüche in der eingereichten Fassung eine Übersetzung der nach Artikel 19 geänderten Ansprüche an die bestimmten/ausgewählten Ämter zu übermitteln ist.

Nähere Einzelheiten über die Erfordernisse jedes bestimmten/ausgewählten Amtes sind Band II des PCT-Leitfadens für Anmelder zu entnehmen.

**VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT
AUF DEM GEBIET DES PATENTWESENS**

PCT

09/530549

INTERNATIONALER RECHERCHENBERICHT

(Artikel 18 sowie Regeln 43 und 44 PCT)

Aktenzeichen des Anmelders oder Anwalts GR 98P2458P	WEITERES VORGEHEN	siehe Mitteilung über die Übermittlung des internationalen Recherchenberichts (Formblatt PCT/ISA/220) sowie, soweit zutreffend, nachstehender Punkt 5
Internationales Aktenzeichen PCT/DE 99/ 02778	Internationales Anmeldedatum (Tag/Monat/Jahr) 02/09/1999	(Frühestes) Prioritätsdatum (Tag/Monat/Jahr) 02/09/1998
Anmelder SIEMENS AKTIENGESELLSCHAFT et al.		

Dieser Internationale Recherchenbericht wurde von der internationalen Recherchenbehörde erstellt und wird dem Anmelder gemäß Artikel 18 übermittelt. Eine Kopie wird dem internationalen Büro übermittelt.

Dieser Internationale Recherchenbericht umfaßt insgesamt 2 Blätter.

☒ Darüber hinaus liegt ihm jeweils eine Kopie der in diesem Bericht genannten Unterlagen zum Stand der Technik bei.

1. Grundlage des Berichts

- a. Hinsichtlich der Sprache ist die internationale Recherche auf der Grundlage der internationalen Anmeldung in der Sprache durchgeführt worden, in der sie eingereicht wurde, sofern unter diesem Punkt nichts anderes angegeben ist.

☐ Die internationale Recherche ist auf der Grundlage einer bei der Behörde eingereichten Übersetzung der internationalen Anmeldung (Regel 23.1 b)) durchgeführt worden.

- b. Hinsichtlich der in der internationalen Anmeldung offenbarten Nucleotid- und/oder Aminosäuresequenz ist die internationale Recherche auf der Grundlage des Sequenzprotokolls durchgeführt worden, das

☐ in der internationalen Anmeldung in schriftlicher Form enthalten ist.

☐ zusammen mit der internationalen Anmeldung in computerlesbarer Form eingereicht worden ist.

☐ bei der Behörde nachträglich in schriftlicher Form eingereicht worden ist.

☐ bei der Behörde nachträglich in computerlesbarer Form eingereicht worden ist.

☐ Die Erklärung, daß das nachträglich eingereichte schriftliche Sequenzprotokoll nicht über den Offenbarungsgehalt der internationalen Anmeldung im Anmeldezeitpunkt hinausgeht, wurde vorgelegt.

☐ Die Erklärung, daß die in computerlesbarer Form erfaßten Informationen dem schriftlichen Sequenzprotokoll entsprechen, wurde vorgelegt.

2. ☐ Bestimmte Ansprüche haben sich als nicht recherchierbar erwiesen (siehe Feld I).

3. ☐ Mangelnde Einheitlichkeit der Erfindung (siehe Feld II).

4. Hinsichtlich der Bezeichnung der Erfindung

☒ wird der vom Anmelder eingereichte Wortlaut genehmigt.

☐ wurde der Wortlaut von der Behörde wie folgt festgesetzt:

5. Hinsichtlich der Zusammenfassung

☒ wird der vom Anmelder eingereichte Wortlaut genehmigt.

☐ wurde der Wortlaut nach Regel 38.2b) in der in Feld III angegebenen Fassung von der Behörde festgesetzt. Der Anmelder kann der Behörde innerhalb eines Monats nach dem Datum der Absendung dieses internationalen Recherchenberichts eine Stellungnahme vorlegen.

6. Folgende Abbildung der Zeichnungen ist mit der Zusammenfassung zu veröffentlichen: Abb. Nr. 1

☐ wie vom Anmelder vorgeschlagen

☒ weil der Anmelder selbst keine Abbildung vorgeschlagen hat.

☐ weil diese Abbildung die Erfindung besser kennzeichnet.

☐ keine der Abb.

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES

IPK 7 G06F11/26

Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

B. RECHERCHIERTE GEBIETE

Recherchiertes Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)

IPK 7 G06F

Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der Internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	US 5 546 562 A (PATEL CHANDRESH) 13. August 1996 (1996-08-13) Zusammenfassung; Ansprüche 1-7 ---	1-6
A	US 5 663 900 A (BHANDARI NARPAT ET AL) 2. September 1997 (1997-09-02) Zusammenfassung; Anspruch 1 ---	1-6
A	US 5 692 161 A (BASSET PHILIPPE ET AL) 25. November 1997 (1997-11-25) Zusammenfassung; Ansprüche 1-5 -----	1-6

☐ Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen

☒ Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :

A Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

E älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

L Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

O Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

P Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

T Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

X Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfindeterischer Tätigkeit beruhend betrachtet werden

Y Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfindeterischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

A Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der Internationalen Recherche

21. Februar 2000

Absendedatum des Internationalen Recherchenberichts

28/02/2000

Name und Postanschrift der Internationalen Recherchenbehörde
Europäisches Patentamt, P.B. 5818 Patentaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,
Fax: (+31-70) 340-3018

Bevollmächtigter Bediensteter

Sarasua, L.

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/DE 99/02778

Patent document cited in search report	Publication date	Patent family m mber(s)	Publication date
US 5546562 A	13-08-1996	AU 5091596 A WO 9627162 A	18-09-1996 06-09-1996
US 5663900 A	02-09-1997	NONE	
US 5692161 A	25-11-1997	FR 2696561 A DE 69300109 D DE 69300109 T EP 0594473 A JP 6236291 A	08-04-1994 18-05-1995 17-08-1995 27-04-1994 23-08-1994

PCT-ANTRAG

GR 98P2458P

Original (für EINREICHUNG) - gedruckt am 01.09.1999 11:46:24 AM

0	Vom Anmeldeamt auszufüllen	
0-1	Internationales Aktenzeichen.	
0-2	Internationales Anmeldedatum	
0-3	Name des Anmeldeamts und "PCT International Application"	
0-4 0-4-1	Formular - PCT/RO/101 PCT-Antrag erstellt durch Benutzung von	PCT-EASY Version 2.84 (aktualisiert 01.07.1999)
0-5	Antragssuchen Der Unterzeichnete beantragt, daß die vorliegende internationale Anmeldung nach dem Vertrag über die internationale Zusammenarbeit auf dem Gebiet des Patentwesens behandelt wird	
0-6	(Vom Anmelder gewähltes) Anmeldeamt	Deutsches Patent- und Markenamt (RO/DE)
0-7	Aktenzeichen des Anmelders oder Anwalts	GR 98P2458P
I	Bezeichnung der Erfindung	VERFAHREN UND VORRICHTUNG ZUR SYSTEMSIMULATION VON MIKROCONTROLLERN/MIKROPROZESSOREN UND ZUGEHÖRENDE PERIPHERIEMODULEN
II	Anmelder	
II-1	Diese Person ist	nur Anmelder
II-2	Anmelder für	Alle Bestimmungstaaten mit Ausnahme von US
II-4	Name	SIEMENS AKTIENGESELLSCHAFT
II-5	Anschrift:	Wittelsbacherplatz 2 D-80333 München Deutschland
II-6	Staatsangehörigkeit (Staat)	DE
II-7	Sitz/Wohnsitz (Staat)	DE
II-8	Telefonnr.	(089) 636-82819
II-9	Telefaxnr.	(089) 636-81857
III-1	Anmelder und/oder Erfinder	
III-1-1	Diese Person ist	Anmelder und Erfinder
III-1-2	Anmelder für	Nur US
III-1-4	Name (FAMILIENNAME, Vorname)	MAYER, Albrecht
III-1-5	Anschrift:	Jägerstr. 16 D-82041 Deisenhofen Deutschland
III-1-6	Staatsangehörigkeit (Staat)	DE
III-1-7	Sitz/Wohnsitz (Staat)	DE

OK
Fr.

PCT-ANTRAG

GR 98P2458P

Original (für EINREICHUNG) - gedruckt am 01.09.1999 11:46:24 AM

IV-1	Anwalt oder gemeinsamer Vertreter; oder besondere Zustellanschrift Die unten bezeichnete Person ist/wird hiermit bestellt, um den (die) Anmelder vor den internationalen Behörden zu vertreten, und zwar als:	gemeinsamer Vertreter
IV-1-1	Name	SIEMENS AKTIENGESELLSCHAFT
IV-1-2	Anschrift:	Postfach 22 16 34 D-80506 München Deutschland
IV-1-3	Telefonnr.	(089) 636-82819
IV-1-4	Telefaxnr.	(089) 636-81857
V	Bestimmung von Staaten	
V-1	Regionales Patent (andere Schutzrechtsarten oder Verfahren sind ggf. in Klammern nach der (den) betreffenden Bestimmung(en) angegeben)	EP: AT BE CH&LI CY DE DK ES FI FR GB GR IE IT LU MC NL PT SE und jeder weitere Staat, der Mitgliedsstaat des Europäischen Patentübereinkommens und Vertragsstaat des PCT ist
V-2	Nationales Patent (andere Schutzrechtsarten oder Verfahren sind ggf. in Klammern nach der (den) betreffenden Bestimmung(en) angegeben)	JP KR US
V-5	Erklärung bzgl. vorsorglicher Bestimmungen Zusätzlich zu den unter Punkten V-1, V-2 and V-3 vorgenommenen Bestimmungen nimmt der Anmelder nach Regel 4.9 Absatz b auch alle anderen nach dem PCT zulässigen Bestimmungen vor mit Ausnahme der nachstehend unter Punkt V-6 angegebenen Staaten. Der Anmelder erklärt, daß diese zusätzlichen Bestimmungen unter dem Vorbehalt einer Bestätigung stehen und jede zusätzliche Bestimmung, die vor Ablauf von 15 Monaten ab dem Prioritätsdatum nicht bestätigt wurde, nach Ablauf dieser Frist als vom Anmelder zurückgenommen gilt.	
V-6	Staaten, die von der Erklärung über vorsorgliche Bestimmungen ausgenommen werden	KEINE
VI-1	Priorität einer früheren nationalen Anmeldung beansprucht	
VI-1-1	Anmeldedatum	02 September 1998 (02.09.1998)
VI-1-2	Aktenzeichen	198 40 033.0
VI-1-3	Staat	DE
VI-2	Ersuchen um Erstellung eines Prioritätsbeleges Das Anmeldeamt wird ersucht, eine beglaubigte Abschrift der in der (den) nachstehend genannten Zeile(n) bezeichneten früheren Anmeldung(en) zu erstellen und dem internationalen Büro zu übermitteln:	VI-1

PCT-ANTRAG

GR 98P2458P

Original (für EINREICHUNG) - gedruckt am 01.09.1999 11:46:24 AM

VII-1	Gewählte Internationale Recherchenbehörde	Europäisches Patentamt (EPA) (ISA/EP)	
VIII	Kontrollliste	Anzahl der Blätter	Elektronische Datei(en) beigelegt
VIII-1	Antrag	4	-
VIII-2	Beschreibung	8	-
VIII-3	Ansprüche	2	-
VIII-4	Zusammenfassung	1	98_p_2458_p.txt
VIII-5	Zeichnung(en)	2	-
VIII-7	INSGESAMT	17	
	Beigelegte Unterlagen	Unterlage(n) in Papierform beigelegt	Elektronische Datei(en) beigelegt
VIII-8	Blatt für die Gebührenberechnung	✓	-
VIII-16	PCT-EASY-Diskette	-	Diskette
VIII-17	Sonstige (einzeln aufgeführt):	Kopie der Ursprungsfassung	-
VIII-18	Nr. der Abb. der Zeichn., die mit der Zusammenf. veröffentlicht werden soll	-	
VIII-19	Sprache der int. Anmeldung	Deutsch	
IX-1	Unterschrift des Anmelders oder Anwalts	<i>i. V. Marg</i>	
IX-1-1	Name	SIEMENS AKTIENGESELLSCHAFT	
IX-1-2	Name der unterzeichnenden Person	Margraf	
IX-1-3	Eigenschaft	Nr. 144/74 Ang-AV	
IX-2	Unterschrift des Anmelders oder Anwalts		
IX-2-1	Name (FAMILIENNAME, Vorname)	MAYER, Albrecht	

VOM ANMELDEAMT AUSZUFÜLLEN

10-1	Datum des tatsächlichen Eingangs dieser internationalen Anmeldung	
10-2	Zeichnung(en):	
10-2-1	Eingegangen	
10-2-2	Nicht eingegangen	
10-3	Geändertes Eingangsdatum aufgrund nachträglich, jedoch fristgerecht eingeg. Unterlage(n) oder Zeichnung(en) zur Vervollständigung dieser int. Anmeldung	
10-4	Datum des fristgerechten Eingangs der Berichtigung nach PCT Artikel 11(2)	
10-5	Internationale Recherchenbehörde	ISA/EP

PCT-ANTRAG

GR 98P2458P

Original (für EINREICHUNG) - gedruckt am 01.09.1999 11:46:24 AM

10-6	Übermittlung des Recherchenexemplars bis zur Zahlung der Recherchegebühr aufgeschoben	
------	---	--

VOM INTERNATIONALEN BÜRO AUSZUFÜLLEN

11-1	Datum des Eingangs des Aktenexemplars beim Internationalen Büro	
------	---	--

**PCT (ANHANG - BLATT FÜR DIE
GEBÜHRENBERECHNUNG)**

GR 98P2458P

Original (für EINREICHUNG) - gedruckt am 01.09.1999 11:46:24 AM

(Dieses Blatt ist nicht Teil und zählt nicht als Blatt der internationalen Anmeldung)

0	Vom Anmeldeamt auszufüllen		
0-1	Internationales Aktenzeichen.		
0-2	Eingangsstempel des Anmeldeamts		
0-4	Formular - PCT/RO/101 (Anlage)		
0-4-1	PCT Blatt für die Gebührenberechnung erstellt durch Benutzung von	PCT-EASY Version 2.84 (aktualisiert 01.07.1999)	
0-9	Aktenzeichen des Anmelders oder Anwalts	GR 98P2458P	
2	Anmelder	SIEMENS AKTIENGESELLSCHAFT, et al.	
12	Berechnung der vorgeschriebenen Gebühren	Höhe der Gebühr/Multiplikator	Gesamtbeträge (DEM)
12-1	Übermittlungsgebühr T	⇒	150
12-2	Recherchegebühr S	⇒	1.848,26
12-3	Internationale Gebühr Grundgebühr (erste 30 Blätter) b1	807,76	
12-4	Anzahl der Blätter über 30	0	
12-5	Zusatzblattgebühr (X)	19,56	
12-6	Gesamtbetrag der weiteren Gebühren b2	0	
12-7	b1 + b2 = B	807,76	
12-8	Bestimmungsgebühren Anzahl der in der internationalen Anmeldung vorgenommenen Bestimmungen	4	
12-9	Anzahl der zu zahlenden Bestimmungsgebühren (höchstens 10)	4	
12-10	Bestimmungsgebühr (X)	185,8	
12-11	Gesamtbetrag der Bestimmungsgebühren D	743,2	
12-12	PCT-EASY-Gebührenermäßigung R	-248,39	
12-13	Gesamtbetrag der internationalen Gebühr (B+D+R) I	⇒	1.302,57
12-14	Gebühr für Prioritätsbeleg Anzahl der beantragten Prioritätsbelege	1	
12-15	Gebühr per Prioritätsbeleg (X)	35	
12-16	Gesamtbetrag Gebühr für Prioritätsbeleg(e) P	⇒	35
12-17	GESAMTBETRAG DER ZU ZAHLENDEN GEBÜHREN (T+S+I+P)	⇒	3.335,83
12-19	Zahlungsart	Sonstige: Abbuchung durch gesonderte Zahlungsliste	

**PCT (ANHANG - BLATT FÜR DIE
GEBÜHRENBERECHNUNG)**

Original (für EINREICHUNG) - gedruckt am 01.09.1999 11:46:24 AM

12-20	Anweisungen betreffend laufendes Konto Das Anmeldeamt:	Deutsches Patent- und Markenamt (RO/DE)
12-20-2	wird beauftragt, Fehlbeträge oder Überzahlungen des vorstehend angegebenen Gesamtbetrags der Gebühren meinem laufenden Konto zu belasten bzw. gutzuschreiben	✓
12-21	Nummer des laufenden Kontos	409022601
12-22	Datum	01 September 1999 (01.09.1999)
12-23	Name und Unterschrift	SIEMENS AKTIENGESELLSCHAFT <i>i. V. Murg</i>

PRÜFPROTOKOLL UND BEMERKUNGEN

13-2-1	Prüfergebnisse Antrag	Grün? Die Bezeichnung der Erfindung muß kurz und genau gefaßt sein. Bitte überprüfen.
13-2-2	Prüfergebnisse Staaten	Grün? Es können mehr Bestimmungen vorgenommen werden. Bitte überprüfen.

A

5

10

15

20

However, particularly in the case when several modules are simulated at the same time, the total run can require a relatively long period of time, especially since the

F O R E C A S T I N G

simulation of all modules always continues, even when the states of one module are being evaluated, owing to the unified processor clock.

Hitherto, the prolonged simulation time was accepted into the bargain, or the
 5 evaluation of the peripheral states was reduced to a minimum, ^{or} ~~or respectively~~, was not done during the system simulation.

European Patent Application No. 0 777 180

~~EP 0 777 180 A2~~ already teaches a method for simulating and emulating systems,
 consisting of software and (simulated) hardware components. The method provides
 10 the possibility of interaction between the hardware and software components while at the same time the two systems are largely decoupled.

The basic idea of this method is to let the clocks of the components run independently and to synchronize them only at those points at which an interaction between the
 15 systems occurs, and only for the strictly necessary number of cycles. ^{Note} ~~the~~ the term "clock of a component" is used in the sense of the clock that measures the simulated time). The real time is of course equal for all component simulations. To clarify the difference: One second of simulated time can last an hour in real time, for example.

20 The advantage of this method is that a rapidly simulatable system component is not slowed down by a slow one. This is of course also true when the interaction between the components is small. On the other hand, when the two clocks are rigidly synchronized, then the speed of simulation can never be higher than that of the slowest components. ~~isic~~

25

The disadvantage of the method is that it cannot be tolerated in many system simulations that the clocks of the components do not have absolute synchronization. In addition to this, simulation runs cannot be fully reproduced, since the relative

position of the clocks of the subcomponents are influenced, for instance by the loading of the simulation computer.

It is thus the object of the invention to set forth a method and a device of the above mentioned type with which the overall simulation run can be ~~accelerated~~ ^{accelerated} significantly.

For the method, this object is inventively achieved ^{in accordance with the present invention} in that a first sequence of steps is provided for simulating the module with predetermined signal patterns, and a second sequence of steps is provided for interrogating and evaluating system states that are induced by the simulation, whereby the first sequence is interrupted for the purpose of executing the second sequence as dictated by markers that have been inserted into the first sequence, and the second sequence is executed in an accelerated operational mode that has been adapted to the evaluation.

During the normal simulation, the microcontroller and the peripheral module are ~~simulated with a precise clock cycle, whereas in the accelerated code execution~~ "simulated" time does not elapse; that is, the program part is processed in a kind of instruction set simulator.

The accelerated operational mode, or ~~respectively~~ ^{simulated/executed} code execution, should be understood as meaning that only a small part of the system is ~~simulated/executed~~ ^{in a} ~~partly in a~~ simplified form ~~(sic)~~. An example is that only the CPU processes program code as instruction set simulator, and the rest of the system is not simulated. An example of a peripheral module is a serial interface, which files data in the output buffer directly in the memory for the simulation evaluation. In the case of the non-accelerated operational mode, over several clock cycles the serial interface would convert the data bit by bit into an output signal, which would then be received bit by bit by a receiver, assembled, and filed in the memory.

an
In ~~one~~ embodiment it is provided that certain peripheral modules are also cosimulated purely functionally during the accelerated code execution.

in accordance with the present invention
For the system for carrying out the method, the object is achieved in that a
5 microprocessor control unit is provided for simulating the module by generating clock-cycle-based signal patterns and for interrogating and evaluating the system states brought about by the simulation during a program interruption by activating an instruction set simulator.

InsA³
10 A particular advantage of these solutions is that an appreciable reduction of the time required for the overall run can be achieved by separating the actual system simulation from the evaluation of the simulation results, since in the evaluation phase the processor is not loaded with the then superfluous simulation processes, and on the other hand the evaluation itself runs faster due to the accelerated operational mode.

15 Further advantages consist in the ability of the program to monitor and test the states of the peripheral module comprehensively. It is not necessary to keep an additional external evaluation program current. Beyond this, the evaluation can be completely prevented from influencing the time characteristic of the program.

20 Beyond this, a critical advantage consists in the ability to use the program that was designed for the system simulation and for the simulated microcontroller for the actually realized microcontroller – that is to say, the one cast in silicon – following the removal of the provided markers.

present
25 In summary, the ~~invention~~ invention for simulating computer modules essentially consists in the dividing of the system simulation into two subsimulations from the standpoint of the microcontroller, ~~or respectively,~~ the microprocessor: on one hand, the actual system simulation; that is, the simulation of the peripheral module, which is simulated with

When the evaluation phase is accelerated by the proposed method, not only does the simulated time characteristic become more precise, but the total simulation time is also reduced significantly.

Ins A5

10

15

20

...(program code)

The opcode a5h, which is not ordinarily used, with the subsequent ASCII characters "1+" and "1-" for starting, or respectively, stopping the second sequence of steps can

"1+" and "1-" for starting, or respectively, stopping the second sequence of steps can

be used as markers. Suitable opcode sequences can also be used. The second sequence of steps is referred to below as "lightspeed".

During this second sequence of steps, the serial interface of the simulation model of the 8051 microcontroller is simulated in that all outputs by the simulation model on its register SBUF are written directly onto the console window.

~~The invention is detailed below with the aid of another exemplifying embodiment in connection with the Figures. Shown are:~~

10

Figure 1: a block circuit diagram of an arrangement for overall system simulation according to the invention, and

15

Figure 2: an excerpt of steps of a CPU that are operated in accordance with the ~~inventive method.~~

Figure 1 shows a block circuit diagram for an arrangement for overall system simulation according to the ^{present} invention. The block circuit diagram shows the core of a microprocessor μC , which contains a CPU unit, a program memory PS, and a data storage unit DS; the microprocessor μC stands in connection with a peripheral unit P comprising several peripheral modules PM1, PM2, PM3 to ^{PM_n} ~~PM_n~~. In addition, two blocks are represented for the simulated environment of the peripheral module PM1 and of the peripheral module PM3. The blocks are referenced SPM1 and SPM3. The block SPM1 could be a simulated sine generator, for example. The block referenced SPM3 could be a simulated console. An analog/digital converter can be provided as peripheral module PM1; a counter, as peripheral module PM2; and a serial interface, as peripheral module PM3. All components – that is, the microprocessor μC , the peripheral modules PM1 to ^{PM_n} ~~PM_n~~, and the simulated environments for the peripheral

modules – stand in connection to each other with a common time base clk, that is to say, with a common clock.

In an arrangement such as this, a system simulation could look as follows: The

5 peripheral module PM1 – i.e. an analog/digital converter, for example – measures the voltage of the simulated sine generator and triggers an interrupt after each measurement. The CPU then reads the value from the result register of the analog/digital converter and writes it into the data storage unit DS. After a certain number of measurements, the CPU switches into the accelerated mode and evaluates
10 the measurements. After completing this, it switches back into the normal module, and the simulation continues at precisely the point at which the changeover occurred. The system simulation is therefore completely unaffected by the evaluation.

Figure 2 shows the status of the analog/digital converter (ADC) and the CPU, or
15 ~~respectively~~ their instructions, charted over simulated time cycles 0 to 6. The CPU accordingly starts an ADC conversion and copies the result into memory. In the lightspeed mode, for the purpose of the test evaluation it is tested whether the expected value 16 ± 1 was measured. This test is without influence on the overall system simulation, since the conversion 2 is started without delay.

20 *present*
In the ~~in~~ inventive method, the "clocks of all subcomponents" are basically rigidly coupled and run synchronously. The sole exception is what is known as lightspeed mode, in which the clock of the hardware components is quiescent though the software still runs on the CPU. Before the software accesses the hardware, the
25 lightspeed mode must be explicitly exited, which is triggered by special markers that are otherwise not present in the program.

The basis for the two different modes in the inventive method is the ability to monitor the clock of all subcomponents completely. This can be advantageously utilized for two applications:

1. On the simulated CPU, test programs can be executed without simulated time expiring and thus without influencing the system simulation itself.
2. The simulation can be accelerated when the software runs only on the CPU without the clock of the hardware components continuing to run.

10

Unlike the known methods, the inventive method is deterministic and reproducible.

1. **Introduction**
 2. **Background**
 3. **Methodology**
 4. **Results**
 5. **Discussion**
 6. **Conclusion**
 7. **References**
 8. **Appendix**
 9. **Index**
 10. **Table of Contents**
 11. **Abstract**
 12. **Summary**
 13. **Key Words**
 14. **Keywords**
 15. **Subject Headings**
 16. **Classification**
 17. **Indexing**
 18. **References**
 19. **Appendix**
 20. **Index**
 21. **Table of Contents**
 22. **Abstract**
 23. **Summary**
 24. **Key Words**
 25. **Keywords**
 26. **Subject Headings**
 27. **Classification**
 28. **Indexing**
 29. **References**
 30. **Appendix**
 31. **Index**
 32. **Table of Contents**
 33. **Abstract**
 34. **Summary**
 35. **Key Words**
 36. **Keywords**
 37. **Subject Headings**
 38. **Classification**
 39. **Indexing**
 40. **References**
 41. **Appendix**
 42. **Index**
 43. **Table of Contents**
 44. **Abstract**
 45. **Summary**
 46. **Key Words**
 47. **Keywords**
 48. **Subject Headings**
 49. **Classification**
 50. **Indexing**
 51. **References**
 52. **Appendix**
 53. **Index**
 54. **Table of Contents**
 55. **Abstract**
 56. **Summary**
 57. **Key Words**
 58. **Keywords**
 59. **Subject Headings**
 60. **Classification**
 61. **Indexing**
 62. **References**
 63. **Appendix**
 64. **Index**
 65. **Table of Contents**
 66. **Abstract**
 67. **Summary**
 68. **Key Words**
 69. **Keywords**
 70. **Subject Headings**
 71. **Classification**
 72. **Indexing**
 73. **References**
 74. **Appendix**
 75. **Index**
 76. **Table of Contents**
 77. **Abstract**
 78. **Summary**
 79. **Key Words**
 80. **Keywords**
 81. **Subject Headings**
 82. **Classification**
 83. **Indexing**
 84. **References**
 85. **Appendix**
 86. **Index**
 87. **Table of Contents**
 88. **Abstract**
 89. **Summary**
 90. **Key Words**
 91. **Keywords**
 92. **Subject Headings**
 93. **Classification**
 94. **Indexing**
 95. **References**
 96. **Appendix**
 97. **Index**
 98. **Table of Contents**
 99. **Abstract**
 100. **Summary**
 101. **Key Words**
 102. **Keywords**
 103. **Subject Headings**
 104. **Classification**
 105. **Indexing**
 106. **References**
 107. **Appendix**
 108. **Index**
 109. **Table of Contents**
 110. **Abstract**
 111. **Summary**
 112. **Key Words**
 113. **Keywords**
 114. **Subject Headings**
 115. **Classification**
 116. **Indexing**
 117. **References**
 118. **Appendix**
 119. **Index**
 120. **Table of Contents**
 121. **Abstract**
 122. **Summary**
 123. **Key Words**
 124. **Keywords**
 125. **Subject Headings**
 126. **Classification**
 127. **Indexing**
 128. **References**
 129. **Appendix**
 130. **Index**
 131. **Table of Contents**
 132. **Abstract**
 133. **Summary**
 134. **Key Words**
 135. **Keywords**
 136. **Subject Headings**
 137. **Classification**
 138. **Indexing**
 139. **References**
 140. **Appendix**
 141. **Index**
 142. **Table of Contents**
 143. **Abstract**
 144. **Summary**
 145. **Key Words**
 146. **Keywords**
 147. **Subject Headings**
 148. **Classification**
 149. **Indexing**
 150. **References**
 151. **Appendix**
 152. **Index**
 153. **Table of Contents**
 154. **Abstract**
 155. **Summary**
 156. **Key Words**
 157. **Keywords**
 158. **Subject Headings**
 159. **Classification**
 160. **Indexing**
 161. **References**
 162. **Appendix**
 163. **Index**
 164. **Table of Contents**
 165. **Abstract**
 166. **Summary**
 167. **Key Words**
 168. **Keywords**
 169. **Subject Headings**
 170. **Classification**
 171. **Indexing**
 172. **References**
 173. **Appendix**
 174. **Index**
 175. **Table of Contents**
 176. **Abstract**
 177. **Summary**
 178. **Key Words**
 179. **Keywords**
 180. **Subject Headings**
 181. **Classification**
 182. **Indexing**
 183. **References**
 184. **Appendix**
 185. **Index**
 186. **Table of Contents**
 187. **Abstract**
 188. **Summary**
 189. **Key Words**
 190. **Keywords**
 191. **Subject Headings**
 192. **Classification**
 193. **Indexing**
 194. **References**
 195. **Appendix**
 196. **Index**
 197. **Table of Contents**
 198. **Abstract**
 199. **Summary**
 200. **Key Words**
 201. **Keywords**
 202. **Subject Headings**
 203. **Classification**
 204. **Indexing**
 205. **References**
 206. **Appendix**
 207. **Index**
 208. **Table of Contents**
 209. **Abstract**
 210. **Summary**
 211. **Key Words**
 212. **Keywords**
 213. **Subject Headings**
 214. **Classification**
 215. **Indexing**
 216. **References**
 217. **Appendix**
 218. **Index**
 219. **Table of Contents**
 220. **Abstract**
 221. **Summary**
 222. **Key Words**
 223. **Keywords**
 224. **Subject Headings**
 225. **Classification**
 226. **Indexing**
 227. **References**
 228. **Appendix**
 229. **Index**
 230. **Table of Contents**
 231. **Abstract**
 232. **Summary**
 233. **Key Words**
 234. **Keywords**
 235. **Subject Headings**
 236. **Classification**
 237. **Indexing**
 238. **References**
 239. **Appendix**
 240. **Index**
 241. **Table of Contents**
 242. **Abstract**
 243. **Summary**
 244. **Key Words**
 245. **Keywords**
 246. **Subject Headings**
 247. **Classification**
 248. **Indexing**
 249. **References**
 250. **Appendix**
 251. **Index**
 252. **Table of Contents**
 253. **Abstract</**

FNSA⁶

[illegible]

5 characterized by

10 whereby the first sequence is interrupted for the purpose of executing the second sequence as dictated by markers that have been inserted into the first sequence, and the second sequence is executed in an accelerated operational mode that is adapted to the evaluation.

characterized in that

the first sequence of steps provides a clock-cycle-based simulation of the microcontroller/microprocessor and of the peripheral modules.

characterized in that

the first sequence of steps is a series of consecutive program codes.

25 characterized in that

the markers are formed by opcodes or opcode sequences that are not usually used in the program code.

5. Method as claimed in one of the claims 1 to 4,

peripheral modules that were specified during the second sequence of steps are functionally cosimulated.

characterized by

a microprocessor control unit for simulating the module by generating signal patterns with an essentially precise clock cycle and for interrogating and evaluating the module states that are brought about by the simulation during a program interrupt by

10 activating an instruction set simulator.

Add 7

~~Method and Device for System Simulation of Microcontrollers/Microprocessors and Appertaining Peripheral Modules~~

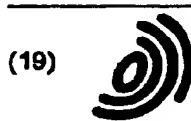
10

20

25

Ans A8

[illegible]



(19)

Europäisches Patentamt

European Patent Office

Office européen des brevets



(11)

EP 1 025 500 B1

(12)

EUROPÄISCHE PATENTSCHRIFT

(45) Veröffentlichungstag und Bekanntmachung des
Hinweises auf die Patenterteilung:
10.12.2003 Patentblatt 2003/50

(51) Int Cl.7: **G06F 11/26**(21) Anmeldenummer: **99953691.5**(86) Internationale Anmeldenummer:
PCT/DE99/02778(22) Anmeldetag: **02.09.1999**(87) Internationale Veröffentlichungsnummer:
WO 00/014639 (16.03.2000 Gazette 2000/11)

(54) **VERFAHREN UND VORRICHTUNG ZUR SYSTEMSIMULATION VON
MIKROCONTROLLERN/MIKROPROZESSOREN UND ZUGEHÖRENDE
PERIPHERIEMODULEN**

**METHOD AND DEVICE FOR SYSTEM SIMULATION OF
MICROCONTROLLERS/MICROPROCESSORS AND CORRESPONDING PERIPHERAL
MODULES**

**PROCEDE ET DISPOSITIF POUR LA SIMULATION DE SYSTEME DE
MICROCONTROLEURS/MICROPROCESSEURS ET DE MODULES PERIPHERIQUES ASSOCIES**

(84) Benannte Vertragsstaaten:
DE FR GB IT

(72) Erfinder: **MAYER, Albrecht**
D-82041 Dalsenhofen (DE)

(30) Priorität: **02.09.1998 DE 19840033**

(74) Vertreter: **Jannig, Peter, Dipl.-Ing. et al**
Jannig & Repkow,
Patentanwälte,
Klausenberg 20
86199 Augsburg (DE)

(43) Veröffentlichungstag der Anmeldung:
09.08.2000 Patentblatt 2000/32

(73) Patentinhaber: **Infineon Technologies AG**
81669 München (DE)

(56) Entgegenhaltungen:
US-A- 5 546 562
US-A- 5 692 161

US-A- 5 663 900**EP 1 025 500 B1**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist. (Art. 99(1) Europäisches Patentübereinkommen).

EP 1 025 500 B1

Beschreibung

[0001] Die Erfindung betrifft ein Verfahren zur Systemsimulation sowie eine Vorrichtung zur Durchführung des Verfahrens.

[0002] Simulationen von Rechnermodulen dienen dazu, die Systemarchitektur eines Rechners zu optimieren, eine geeignete Software zu entwickeln und frühzeitig Fehler zu erkennen, bevor die Hardware tatsächlich realisiert wird. Dadurch kann erheblicher Entwicklungsaufwand eingespart werden.

[0003] Muster eines Systems ist hierbei die Anordnung eines Microcontrollers mit Peripheriemodulen und externer Umgebung zu verstehen. Der Microcontroller im speziellen ist die reine Programmverarbeitungseinheit (CPU). Im allgemeinen besitzen Microcontrollerchips aber auch Peripheriemodule auf dem Chip. Peripheriemodule können hierbei die unterschiedlichsten Aufgaben besitzen, z. B. Analog zu Digital Wandler (ADC), Zähler, serielle Schnittstellen usw. Peripheriemodule sind in diesem Zusammenhang immer Hardwaremodule.

[0004] Wenn zum Beispiel für einen Mikrocontroller ein Peripheriemodul entwickelt werden soll, wird dieses Modul mit typischen Signalmustern simuliert, wobei der vorzugsweise ebenfalls simulierte Mikroprozessor das Modul konfiguriert und steuert. Die simulierten Zustände des Moduls werden durch den Mikroprozessor abgefragt und ausgewertet. Da die Simulationen taktzyklengenau sind, werden alle Module immer mitsimuliert, wenn der Mikrocontroller die Zustände des Peripheriemoduls auswertet. Diese Auswertung kann die Simulationszeit erheblich verlängern.

[0005] Insbesondere in dem Fall, in dem mehrere Module gleichzeitig simuliert werden, kann jedoch der gesamte Ablauf eine relativ lange Zeitdauer erfordern, zumal aufgrund des einheitlichen Prozessortaktes die Simulation aller Module stets weiterläuft, auch wenn gerade die Zustände eines Moduls ausgewertet werden.

[0006] Bisher wurde die verlängerte Simulationszeit in Kauf genommen oder es wurde die Auswertung der Peripheriezustände auf ein Minimum reduziert bzw. nicht während der Systemsimulation gemacht.

[0007] US-A-546 562 beschreibt ein Verfahren zur Simulation eines Systems, das einen Mikroprozessor und Peripheriegeräte umfasst, wobei eine Folge von Signalmustern an das zu simulierende System angelegt wird.

[0008] Aus EP 0 777 180 A2 ist bereits ein Verfahren zur Simulation und Emulation von Systemen, bestehend aus Software und (simulierten) Hardware Komponenten, bekannt. Das Verfahren sieht vor, die Interaktion zwischen den Hardware und Software Komponenten zu ermöglichen und gleichzeitig beide Systeme weitgehend zu entkoppeln.

[0009] Die Grundidee dieses Verfahrens ist es, die Uhren der Komponenten unabhängig laufen zu lassen und sie nur an den Stellen, an denen eine Interaktion zwischen den Systemen erfolgt, für die unbedingt notwendige Zahl von Taktzyklen zu synchronisieren. (Anm.: Hierbei ist der Ausdruck "Uhr einer Komponente" in dem Sinne verwendet, daß damit die simulierte Zeit gemessen wird.) Die reale Zeit ist natürlich für alle Komponentensimulationen gleich. Um den Unterschied zu verdeutlichen: Die eine Sekunde simulierte Zeit kann z. B. eine Stunde reale Zeit dauern.

[0010] Der Vorteil dieses Verfahrens liegt darin, daß eine schnell simulierbare Systemkomponente nicht von einer langsamen ausgebremst wird. Das gilt natürlich nur, wenn die Interaktion zwischen den Komponenten gering ist. Sind dagegen beide Uhren starr synchronisiert, dann kann die Simulationsgeschwindigkeit niemals höher als die der langsamsten Komponenten sein.

[0011] Der Nachteil des Verfahrens liegt darin, daß es in vielen Systemsimulationen nicht tolerierbar ist, daß die Uhren der Komponenten keinerlei absolute Synchronisation besitzen. Hinzu kommt, daß Simulationsläufe nicht völlig reproduzierbar sind, da die relative Stellung der Uhren der Teilkomponenten z. B. durch die Auslastung der Simulationsrechner beeinflußt wird.

[0012] Der Erfindung liegt deshalb die Aufgabe zugrunde, ein Verfahren und eine Vorrichtung der eingangs genannten Art anzugeben, mit dem der gesamte Simulationsablauf wesentlich beschleunigt werden kann.

[0013] Diese Aufgabe wird erfindungsgemäß durch die Gegenstände der unabhängigen Ansprüche gelöst.

[0014] Demnach sind eine erste Abfolge von Verfahrensschritten zur Simulation des Moduls mit vorbestimmten Signalmustern und eine zweite Abfolge von Verfahrensschritten zur Abfrage und zur Auswertung von durch die Simulation hervorgerufenen Systemzuständen vorgesehen, wobei die erste Abfolge zur Durchführung der zweiten Abfolge nach Maßgabe von in die erste Abfolge eingefügte Marken unterbrochen und die zweite Abfolge in einer an die Auswertung angepaßten, beschleunigten Betriebsart ausgeführt wird.

[0015] Während der normalen Simulation wird der Mikrocontroller und das Peripheriemodul taktzyklengenau simuliert, während bei der beschleunigten Codeausführung dagegen keine "simulierte" Zeit vergeht, d. h., daß der Programmteil in einer Art Instruction-Set-Simulator abgearbeitet wird.

[0016] Unter beschleunigter Betriebsart bzw. Codeausführung ist dabei zu verstehen, daß nur ein geringer Teil des Systems simuliert/ausgeführt wird und das zum Teil noch in einer vereinfachten Form. Ein Beispiel ist, daß nur die CPU als Befehlssatz-Simulator Programmcode verarbeitet und das übrige System nicht simuliert wird. Ein Beispiel für ein Peripheriemodul ist eine serielle Schnittstelle, die Daten im Ausgangspuffer direkt im Speicher für die Simulationsauswertung ablegt. Im Falle der nichtbeschleunigten Betriebsweise, würde die serielle Schnittstelle die Daten bitweise über mehrere Taktzyklen hinweg in ein Ausgangssignal umsetzen, das dann von einem Empfänger bitweise empfangen, zusammengesetzt und im Speicher abgelegt wird.

EP 1 025 500 B1

[0017] In einer Ausführungsform ist vorgesehen, daß während der beschleunigten Codeausführung auch bestimmte Peripheriemodul rein funktional mitsimuliert werden.

[0018] Die Aufgabe wird für die Vorrichtung zur Durchführung des Verfahrens dadurch gelöst, daß eine Mikroprozessor-Steereinheit zur Simulation des Moduls vorgesehen ist durch Erzeugung von taktzyklensbasierten Signalmustern sowie zur Abfrage und zur Auswertung der durch die Simulation hervorgerufenen Systemzustände während einer Programmunterbrechung durch Aktivierung eines Befehlssatz-Simulators.

[0019] Ein besonderer Vorteil dieser Lösungen besteht darin, daß durch die Trennung der eigentlichen Systemsimulation von der Auswertung der Simulationsergebnisse eine wesentliche Verringerung der für den Gesamtablauf erforderlichen Zeit erreicht werden kann, da in der Auswertungsphase der Prozessor einerseits nicht mit den dann überflüssigen Simulationsvorgängen belastet ist und andererseits die Auswertung an sich durch die beschleunigte Betriebsart schneller abläuft.

[0020] Weitere Vorteile bestehen darin, daß das Programm die Zustände des Peripheriemoduls umfassend kontrollieren und testen kann. Es muß nicht ein zusätzliches externes Auswertungsprogramm aktuell gehalten werden. Darüber hinaus kann vollständig verhindert werden, daß die Auswertung das Zeitverhalten des Programms beeinflußt.

[0021] Ein entscheidender Vorteil besteht darüber hinaus darin, daß das für die Systemsimulation und den simulierten Mikrocontroller erarbeitete Programm nach Entfernung der vorgesehenen Marken für den tatsächlich realisierten, also in Silizium gegossenen Mikrocontroller eingesetzt werden kann.

[0022] Zusammenfassend besteht die Erfindung zur Simulation von Rechnermodulen im Wesentlichen darin, daß sich die Systemsimulation aus der Sicht des Mikrocontrollers bzw. Mikroprozessors in zwei Teilsimulationen unterteilen lassen: Zum einen in die eigentliche Systemsimulation, also in die Simulation des Peripheriemoduls, das mit typischen Signalmustern simuliert wird, und in die Simulation des Mikrocontrollers. Die zweite Teilsimulation betrifft die Auswertung von abgefragten Systemzuständen. Wenn die Auswertungsphase durch das vorgeschlagene Verfahren beschleunigt wird, wird sowohl das simulierte Zeitverhalten genauer, als auch die gesamte Simulationszeit wesentlich verringert.

[0023] Das erfindungsgemäße Verfahren wird nachfolgend anhand eines Ausführungsbeispiels näher erläutert.

[0024] Als Ausführungsbeispiel wird die Simulation eines Mikrocontrollers vom Typ 8051 angenommen.

[0025] Beim Simulationsmodell des 8051-Mikrocontrollers sei angenommen, daß das erfindungsgemäße Verfahren implementiert ist. Beispielsweise kann der Assemblercode für das Simulationsmodell des 8051-Mikrocontrollers folgendermaßen lauten:

... (Programmcode) ...

db 0a5h, "1+" ; **** start lightspeed mode

mov sbuf, #"H" ; visible in the console window

mov sbuf, #"i"

mov sbuf, #"!"

db 0a5h, "1-" ; **** end lightspeed mode

mov sbuf, #"H" ; visible on the internal bus, but
not in the console window

... (Programmcode) ...

[0026] Der Programmcode wird zwischen den Marken direkt abgearbeitet, ohne daß das Simulationsmodell Taktflanken benötigt. Der hierbei abgearbeitete Programmcode befindet sich vor den Marken und nach den Marken und ist oben lediglich durch Punkte (...) angedeutet. Als Marken können die üblicherweise nicht verwendeten Opcode a5h mit der nachfolgenden ASCII-Zeichenfolge "1+" und "1-" zum Starten bzw. zum Beenden der zweiten Abfolge von Verfahrensschritten verwendet werden. Auch geeignete Opcodesequenzen können verwendet werden. Die zweite Abfolge von Verfahrensschritten wird nachfolgend als "lightspeedmode" bezeichnet.

[0027] Während dieser zweiten Abfolge von Verfahrensschritten wird die serielle Schnittstelle des Simulationsmo-

EP 1 025 500 B1

dells des 8051-Mikrocontrollers nachgebildet, indem alle Ausgaben vom Simulationsmodell auf ihr Register SBUF direkt an das Konsolenfenster geschrieben werden.

[0028] Anhand eines weiteren Ausführungsbeispiels wird die Erfindung im Zusammenhang von Figuren weiter erläutert. Es zeigen:

Fig. 1: ein Blockschaftbild für eine Anordnung zur Gesamtsystems simulation nach der Erfindung, und

Fig. 2: einen Ausschnitt von Verfahrensschritten einer CPU, die nach dem erfindungsgemäßen Verfahren betrieben wird.

[0029] In Fig. 1 ist ein Blockschaftbild für eine Anordnung zur Gesamtsystems simulation nach der Erfindung dargestellt. Das Blockschaftbild zeigt den Kern eines Mikroprozessors μC , der eine CPU-Einheit CPU, einen Programmspeicher PS und einen Datenspeicher DS enthält, der Mikroprozessor μC ist mit einer Peripherieeinheit P in Verbindung, die mehrere Peripheriemodule PM1, PM2, PM3 bis Pmn aufweist. Zusätzlich sind zwei Blöcke für die simulierte Umgebung des Peripheriemoduls PM1 und des Peripheriemoduls PM3 dargestellt. Die Blöcke sind mit den Bezugszeichen SPM1 und SPM3 bezeichnet. Der Block SPM1 könnte beispielsweise ein simulierter Sinusgenerator sein. Der mit dem Bezugszeichen SPM3 bezeichnete Block könnte beispielsweise eine simulierte Konsole sein. Als Peripheriemodul PM1 kann beispielsweise ein Analog-/Digital-Wandler als Peripheriemodul PM2 ein Zähler und als Peripheriemodul PM3 eine serielle Schnittstelle vorgesehen sein. Sämtliche Komponenten, also der Mikroprozessor μC , die Peripheriemodule PM1 bis Pmn und die simulierten Umgebungen für die Peripheriemodule stehen mit einer gemeinsamen Zeitbasis clk, also einem gemeinsamen Takt, miteinander in Verbindung.

[0030] Eine Systemsimulation könnte bei einer solchen Anordnung beispielsweise folgendermaßen aussehen. Das Peripheriemodul PM1, also z. B. Analog-/Digital-Wandler, mißt die Spannung des simulierten Sinusgenerators und löst nach jeder Messung einen Interrupt aus. Die CPU liest daraufhin den Wert aus dem Ergebnisregister des Analog-/Digital-Wandlers und schreibt ihn in den Datenspeicher DS. Nach einer bestimmten Anzahl von Messungen, schaltet sich die CPU in die beschleunigte Betriebsart und wertet diese Messungen aus. Nachdem sie dies gemacht hat, schaltet sie in den normalen Modus zurück und die Simulation läuft genau an der Stelle weiter, an der umgeschaltet wurde. Darum ist die Systemsimulation völlig unbeeinflusst von der Auswertung.

[0031] In Fig. 2 ist getragen auf simulierte Zeittakte 0 bis 6 der Status des Analog-/Digital-Wandlers (ADC) und der CPU bzw. deren Befehle dargestellt. Die CPU startet demnach eine ADC-Wandlung und kopiert das Ergebnis in den Speicher. Im Lightspeed-Modus zur Testauswertung wird dann getestet, ob der Erwartungswert 16 ± 1 gemessen wurde. Dieser Test ist ohne Einfluß auf die Gesamtsystems simulation, da die Wandlung 2 ohne Verzögerung gestartet wird.

[0032] Bei dem erfindungsgemäßen Verfahren sind die "Uhren aller Teilkomponenten" grundsätzlich starr gekoppelt und laufen synchron. Die Ausnahme bildet lediglich der sogenannte Lightspeed-Modus, bei dem die Uhr der Hardware Komponenten stillsteht und die Software auf der CPU jedoch abläuft. Vor einem Zugriff von der Software auf die Hardware muss der Lightspeed-Modus explizit verlassen werden, was durch spezielle Marken, die ansonsten im Programm nicht vorhanden sind, ausgelöst wird.

[0033] Der Grund für die zwei verschiedenen Modi bei dem erfindungsgemäßen Verfahren liegt in der Möglichkeit der vollständigen Kontrolle der Uhr aller Teilkomponenten. Dies kann vorteilhafterweise für zwei Anwendungen genutzt werden:

1. Auf der simulierten CPU können Testprogramme ausgeführt werden, ohne daß die simulierte Zeit vergeht und damit die Systemsimulation an sich beeinflusst wird.

2. Die Simulation kann beschleunigt werden, wenn die Software nur auf der CPU läuft, ohne daß die Uhr der Hardware Komponenten weiterläuft.

[0034] Im Gegensatz zu dem bekannten Verfahren ist das erfindungsgemäße Verfahren deterministisch und reproduzierbar.

Patentansprüche

1. Verfahren zur Simulation eines Systems, das einen Kern eines Mikroprozessors oder eines Mikrocontrollers und mit dem Kern verbundene Peripheriemodule umfaßt, wobei das Verfahren die Ausführung einer ersten Abfolge von Verfahrensschritten zur Simulation des Systems unter Verwendung vorbestimmter Signalmuster umfaßt; dadurch gekennzeichnet, daß das Verfahren ferner umfaßt:

EP 1 025 500 B1

Ausführung einer zweiten Abfolge von Verfahrensschritten durch den Kern des Mikroprozessors oder des Mikrocontrollers zur Abfrage und Auswertung von durch die Ausführung der ersten Abfolge von Verfahrensschritten hervorgerufenen Systemzuständen,

8 wobei die Ausführung der ersten Abfolge von Verfahrensschritten durch die Ausführung der zweiten Abfolge von Verfahrensschritten nach Maßgabe von in die erste Abfolge von Verfahrensschritten eingefügten Marken unterbrochen wird, und
wobei die zweite Abfolge von Verfahrensschritten in einer an die Auswertung angepaßten, beschleunigten Betriebsart durchgeführt wird.

10

2. Verfahren nach Anspruch 1,
dadurch gekennzeichnet,
daß die Ausführung der ersten Abfolge von Verfahrensschritten so erfolgt, daß eine taktzyklenbasierte Simulation des Kerns und der Peripheriemodule durchgeführt wird.

15

3. Verfahren nach Anspruch 1 oder 2,
dadurch gekennzeichnet,
daß die erste Abfolge von Verfahrensschritten eine Folge von aufeinanderfolgenden Programmcodes ist.

20

4. Verfahren nach Anspruch 3,
dadurch gekennzeichnet,
daß die Marken durch im Programmcode üblicherweise nicht verwendete Opcodes oder Opcodesequenzen gebildet sind.

25

5. Verfahren nach einem der Ansprüche 1 bis 4,
dadurch gekennzeichnet,
daß während der zweiten Abfolge von Verfahrensschritten vorgegebene Peripheriemodule funktional mitsimuliert werden.

30

6. Vorrichtung zur Durchführung des Verfahrens nach einem der Ansprüche 1 bis 5,
gekennzeichnet durch
eine Steuereinheit zur Simulation des Systems durch Erzeugung von im wesentlichen taktzyklengenauen Signalmustern sowie zur Abfrage und zur Auswertung der durch die Simulation hervorgerufenen Systemzustände während einer Programmunterbrechung durch Aktivierung eines Befehlssatz-Simulators.

35

Claims

1. Method for simulating a system which comprises a core in a microprocessor or in a microcontroller and peripheral modules connected to the core,
where the method involves executing a first series of method steps for simulating the system using predetermined signal patterns,
characterized in that the method also involves:

45 execution of a second series of method steps by the core of the microprocessor or of the microcontroller in order to request and evaluate system states brought about by the execution of the first series of method steps,

where the execution of the first series of method steps is interrupted by the execution of the second series of method steps as stipulated by markers inserted into the first series of method steps, and
where the second series of method steps is executed in an accelerated operating mode which is matched to the evaluation.

50

2. Method according to Claim 1,
characterized

55

in that the first series of method steps is executed such that the core and the peripheral modules are simulated on the basis of clock cycle.

3. Method according to Claim 1 or 2

EP 1 025 500 B1

characterized

in that the first series of method steps is a succession of successive program codes.

4. Method according to Claim 3,
characterized

in that the markers are formed by opcodes or opcode sequences which are normally not used in the program code.

5. Method according to one of Claims 1 to 4,
characterized

in that, during the second series of method steps, prescribed peripheral modules have their functions simulated at the same time.

6. Apparatus for carrying out the method according to one of Claims 1 to 5,
characterized by

a control unit for simulating the system by producing signal patterns which fundamentally have clock cycle accuracy and for requesting and for evaluating the system states brought about by the simulation during a program interruption by activating an instruction set simulator.

Revendications

1. Procédé de simulation d'un système comprenant un noyau d'un microprocesseur ou d'un microcontrôleur et des modules périphériques reliés au noyau, le procédé comprenant l'exécution d'une première succession d'étapes de procédé pour la simulation de système à l'aide d'échantillons de signal prédéterminés, caractérisé en ce que le procédé comprend en outre :

l'exécution d'une deuxième succession d'étapes de procédé, par le noyau du microprocesseur ou du microcontrôleur, permettant d'interroger et d'analyser des états de système provoqués par l'exécution de la première succession d'étapes de procédé,

dans lequel l'exécution de la première succession d'étapes de procédé est interrompue par l'exécution de la deuxième succession d'étapes de procédé conformément à des repères insérés dans la première succession d'étapes de procédé, et

dans lequel la deuxième succession d'étapes de procédé est exécutée dans un mode de fonctionnement accéléré, adapté à l'analyse.

2. Procédé selon la revendication 1, caractérisé en ce que l'exécution de la première succession d'étapes de procédé est effectuée de telle sorte qu'une simulation basée sur la fréquence d'horloge du noyau et des modules périphériques soit réalisée.

3. Procédé selon la revendication 1 ou 2, caractérisé en ce que la première succession d'étapes de procédé est une série de codes programme consécutifs.

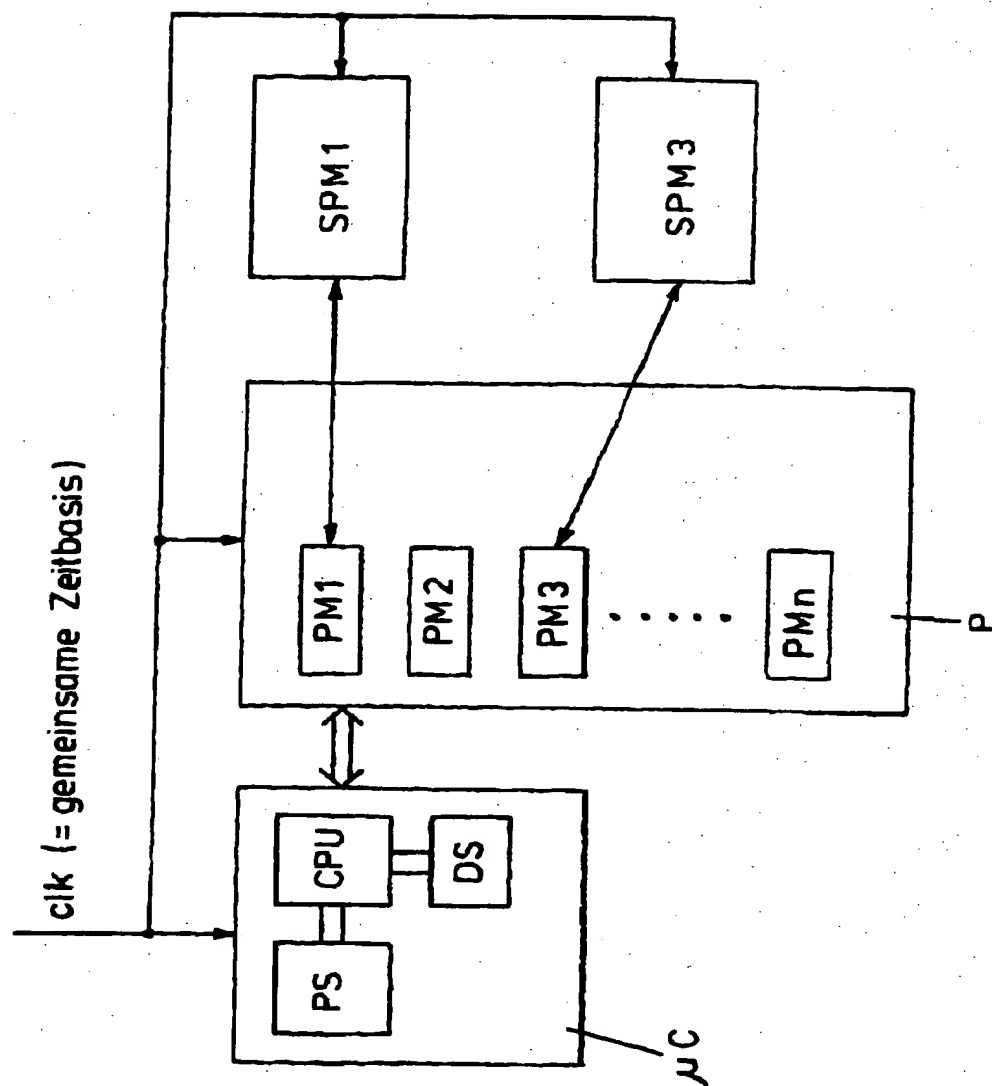
4. Procédé selon la revendication 3, caractérisé en ce que les repères sont formés par des codes opération ou des séquences de codes opération non utilisés habituellement dans le code programme.

5. Procédé selon l'une quelconque des revendications 1 à 4, caractérisé en ce que des modules périphériques spécifiés pendant la deuxième succession d'étapes de procédé sont simulés en même temps sur le plan fonctionnel.

6. Dispositif de mise en oeuvre du procédé selon l'une quelconque des revendications 1 à 5, caractérisé par une unité de commande permettant de simuler le système par la production d'échantillons de signal essentiellement à une fréquence d'horloge précise, ainsi que permettant d'interroger et d'analyser les états de système provoqués par la simulation pendant une interruption de programme par l'activation d'un simulateur de jeu de commandes.

EP 1 025 500 B1

FIG 1



EP 1 025 500 B1

FIG 2

